

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 7 月 7 日
Date of Application:

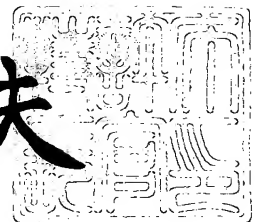
出 願 番 号 特 願 2 0 0 3 - 2 7 1 5 8 4
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 2 7 1 5 8 4]

出 願 人 三 洋 電 機 株 式 会 社
Applicant(s):

2 0 0 3 年 7 月 2 4 日

特 許 庁 長 官
Commissioner,
Japan Patent Office

今 井 康 夫



出 証 番 号 出 証 特 2 0 0 3 - 3 0 5 8 8 3 1

【書類名】 特許願
【整理番号】 KMB1030003
【提出日】 平成15年 7月 7日
【あて先】 特許庁長官殿
【国際特許分類】 H04N 5/335
【発明者】
 【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内
 【氏名】 渡辺 透
【特許出願人】
 【識別番号】 000001889
 【氏名又は名称】 三洋電機株式会社
【代理人】
 【識別番号】 100075258
 【弁理士】
 【氏名又は名称】 吉田 研二
 【電話番号】 0422-21-2340
【選任した代理人】
 【識別番号】 100096976
 【弁理士】
 【氏名又は名称】 石田 純
 【電話番号】 0422-21-2340
【先の出願に基づく優先権主張】
 【出願番号】 特願2002-251628
 【出願日】 平成14年 8月29日提出の特許願
【手数料の表示】
 【予納台帳番号】 001753
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9006406

【書類名】 特許請求の範囲**【請求項 1】**

奇数行で第 1 の色成分及び第 2 の色成分が交互に対応付けられ、偶数行で前記第 2 の色成分及び第 3 の色成分が交互に対応付けられる複数の受光画素に複数の垂直シフトレジスタが接続され、これら複数の垂直シフトレジスタの各出力が水平シフトレジスタの各ビットに接続されると共に、前記水平シフトレジスタの出力が出力部に接続される固体撮像素子と、

前記複数の受光画素に蓄積された情報電荷を前記複数の垂直シフトレジスタから前記水平シフトレジスタに転送すると共に、この転送過程で前記情報電荷を k 行 (k は自然数) ずつ合成して、前記第 1 及び第 2 の色成分が合成された第 1 の合成電荷と前記第 2 及び第 3 の色成分が合成された第 2 の合成電荷とを前記水平シフトレジスタの各ビットに交互に蓄積し、前記水平シフトレジスタから 1 ビット単位で転送される前記第 1 及び第 2 の合成電荷を前記出力部に m ビット分 (m は自然数、ただし k 又は m の一方は 2 以上)、累積的に蓄積させ、前記第 1 ～第 3 の色成分が第 1 の比率で合成された第 1 の出力と、前記第 1 ～第 3 の色成分が第 2 の比率で合成された第 2 の出力と、前記第 1 ～第 3 の色成分が第 3 の比率で合成された第 3 の出力とを得る駆動回路と、

前記固体撮像素子の出力をサンプリングし、前記第 1 の出力に応じた第 1 の画像信号と前記第 2 の出力に応じた第 2 の画像信号と前記第 3 の出力に応じた第 3 の画像信号とを取り出すサンプルホールド回路と、

前記サンプルホールド回路で取り出された画像信号に対して所定の信号処理を施す信号処理回路と、を備え、

前記信号処理回路は、前記第 1 ～ 3 の画像信号から前記第 1 ～ 3 の色成分を表す色成分信号を生成することを特徴とする撮像装置。

【請求項 2】

奇数行で第 1 の色成分及び第 2 の色成分が交互に対応付けられ、偶数行で前記第 2 の色成分及び第 3 の色成分が交互に対応付けられる複数の受光画素に複数の垂直シフトレジスタが接続され、これら複数の垂直シフトレジスタの各出力が水平シフトレジスタの各ビットに接続されると共に、前記水平シフトレジスタの出力が出力部に接続される固体撮像素子と、

前記複数の受光画素に蓄積された情報電荷を前記複数の垂直シフトレジスタから前記水平シフトレジスタに転送すると共に、この転送過程で前記情報電荷を k 行 (k は自然数) ずつ合成して、前記第 1 及び第 2 の色成分が合成された第 1 の合成電荷と前記第 2 及び第 3 が合成された第 2 の合成電荷とを前記水平シフトレジスタの各ビットに交互に蓄積し、前記水平シフトレジスタから 1 ビット単位で転送される前記第 1 及び第 2 の合成電荷を前記出力部に m ビット分 (m は自然数、ただし k 又は m の一方は 2 以上)、累積的に蓄積させ、前記第 1 ～第 3 の色成分が第 1 の比率で合成された第 1 の出力と、前記第 1 ～第 3 の色成分が第 2 の比率で合成された第 2 の出力と、前記第 1 ～第 3 の色成分が第 3 の比率で合成された第 3 の出力とを得る駆動回路と、

前記固定撮像素子の出力をサンプリングし、前記第 1 の出力に応じた第 1 の画像信号と前記第 2 の出力に応じた第 2 の画像信号と前記第 3 の出力に応じた第 3 の画像信号とを取り出すサンプルホールド回路と、

前記サンプルホールド回路で取り出された画像信号に対して所定の信号処理を施す信号処理回路と、を備え、

前記信号処理回路は、前記第 1 ～ 3 の画像信号から前記第 1 ～ 3 の色成分のうち少なくとも 1 の色成分を近似的に表す色成分信号を生成することを特徴とする撮像装置。

【請求項 3】

奇数行で第 1 の色成分及び第 2 の色成分が交互に対応付けられ、偶数行で前記第 2 の色成分及び第 3 の色成分が交互に対応付けられる複数の受光画素に複数の垂直シフトレジスタが接続され、これら複数の垂直シフトレジスタの各出力が水平シフトレジスタの各ビットに接続されると共に、前記水平シフトレジスタの出力が出力部に接続される固体撮像素

子と、

前記複数の受光画素に蓄積された情報電荷を前記複数の垂直シフトレジスタから前記水平シフトレジスタに転送すると共に、この転送過程で前記情報電荷を 2 行ずつ合成して、前記第 1 及び第 2 の色成分が合成された第 1 の合成電荷と前記第 2 及び第 3 の色成分が合成された第 2 の合成電荷とを前記水平シフトレジスタの各ビットに交互に蓄積し、前記水平シフトレジスタから 1 ビット単位で転送される前記第 1 及び第 2 の合成電荷を前記出力部に 2 ビット分、累積的に蓄積させ、前記第 1 の合成電荷又は第 2 の合成電荷の電荷量に応じた第 1 の出力と、前記第 1 の合成電荷及び第 2 の合成電荷を合成した電荷量に応じた第 2 の出力とを得る駆動回路と、

前記固体撮像素子の出力をサンプリングし、前記第 1 の出力に応じた第 1 の画像信号と前記第 2 の出力に応じた第 2 の画像信号とを取り出すサンプルホールド回路と、

前記サンプルホールド回路で取り出された画像信号に対して所定の信号処理を施す信号処理回路と、を備え、

前記信号処理回路は、前記第 1 の画像信号から前記第 1、又は第 3 の色成分を近似的に表す第 1 の色成分信号を生成すると共に、前記第 2 の画像信号から前記第 2 の色成分を近似的に表す第 2 の色成分信号を生成することを特徴とする撮像装置。

【請求項 4】

請求項 1 ～ 3 に記載の撮像装置において、

前記第 1 乃至第 3 の色成分は、赤色、緑色、青色からなる光の三原色であり、前記第 2 の色成分が緑色であることを特徴とする撮像装置。

【書類名】明細書

【発明の名称】撮像装置

【技術分野】

【0001】

本発明は、カラーフィルタが装着された固体撮像素子を用いてカラー撮像を行う撮像装置に関する。

【背景技術】

【0002】

従来より、撮像デバイスにCCD (Charge Coupled Device: 電荷結合素子) イメージセンサを用いた撮像装置としてデジタルカメラが知られている。このようなデジタルカメラには、一般にモニタモードと称される撮像モードが設定される。このモニタモードとは、表示画面上に表示される画像を見ながら被写体を定めるためのモードで、被写体写真としてメモリに記録する静止画像を撮像する場合と比べて、さほど高い解像度が望まれるわけではない。また、近年においては、デジタルカメラを、例えば、携帯電話機に搭載し、携行先で簡易なデジタルカメラとして扱うことができるものが普及している。このようなデジタルカメラでは、通常デジタルカメラよりも表示画面が比較的小さいことに起因し、通常デジタルカメラのモニタモードよりも解像度が重視されない。このようなデジタルカメラでは、むしろ、小型であって、且つ、安価であることへの要望が強い。

【0003】

図8は、従来の撮像装置の概略構成を示すブロック構成図である。ここに示す撮像装置は、CCDイメージセンサ(固体撮像素子)1、CCDドライバ回路2、タイミング制御回路6、アナログ信号処理回路3、A/D変換回路4及びデジタル信号処理回路5から構成される。

【0004】

固体撮像素子1は、行列配置される複数の受光画素を有する受光領域を備えており、この受光面に入射される光を各受光画素で受けて光電変換によって情報電荷を発生する。固体撮像素子1では、この情報電荷を蓄積期間で各受光画素に蓄積し、その後、複数のシフトレジスタを介して順次転送する。そして、転送経路の最終段に設けられる出力部によって電圧値に変換し、画像信号 $Y0(t)$ として出力する。このように、蓄積した情報電荷を順次転送して画像信号を出力する固体撮像素子には、転送方式の異なる幾つかのタイプがある。これらのタイプとして、撮像部で蓄積した情報電荷を蓄積部へ一括的に転送するフレームトランスファ型、受光画素の各列の間に配置される垂直転送部へ情報電荷を転送するインターライン型、フレームトランスファ型及びインターライン型の両者の特徴を合わせ持つフレームインターライン型がある。

【0005】

CCDドライバ回路2は、後述するタイミング制御回路6から供給される垂直同期信号VT及び水平同期信号HTに同期する複数のクロックパルスを生成する。そして、生成した複数のクロックパルスを固体撮像素子1に供給し、固体撮像素子1を駆動して複数の受光画素に蓄積された情報電荷を順次転送させる。

【0006】

アナログ信号処理回路3は、固体撮像素子1から出力される画像信号 $Y0(t)$ に対してCDS (Correlated Double Sampling: 相関二重サンプリング) やAGC (Automatic Gain Control: 自動利得制御) 等のアナログ信号処理を施して画像信号 $Y1(t)$ を生成する。A/D変換回路4は、固体撮像素子1の動作タイミングに同期して画像信号 $Y1(t)$ を規格化し、デジタル信号に変換して画像データ $Y0(n)$ として出力する。

【0007】

デジタル信号処理回路5は、A/D変換回路4から出力される画像データ $Y0(n)$ に対して色分離及びマトリクス演算等のデジタル信号処理を施し、輝度データ及び色差データを含む画像データ $Y1(n)$ を生成する。

【0008】

タイミング制御回路6は、基準クロックCKをカウントして垂直同期信号VT及び水平同期信号HTを生成し、固体撮像素子1の垂直走査及び水平走査の期間を決定する。例えば、NTSC方式に従う場合、信号処理の過程で用いられる色副搬送波の周波数3.58MHzの4倍の周波数の基準クロックCKを1/910に分周して水平同期信号HTを生成する。更に、この水平同期信号HTを2/525に分周して垂直同期信号VTを生成する。

【0009】

このように固体撮像素子から出力される画像信号に対して各種の信号処理を施して画像データを得る撮像装置においては、被写体の照度に応じて情報電荷の蓄積期間を調整する所謂露光制御が行われる。この露光制御の手段としては、測光センサで測定された照度に応じて蓄積期間の伸縮制御を行うもの、或いは、以前からの画像情報の積分値を参照して蓄積期間の伸縮制御を行うものがある。例えば、後者の場合にあっては、画像データの積分値が適正範囲を超えると固体撮像素子1の蓄積時間を短くし、逆に、積分値が適正範囲を下回ると蓄積時間を長くするようにフィードバック制御を行う。これにより、固体撮像素子1の照度範囲が拡大され、被写体の照度に応じた適切な画像情報を得ることができる。そして、上述の露光制御手段を用いても露光不足が解消できない場合に更に照度範囲を拡大する手段として、各受光画素で得られた情報電荷を合成するものがある。これは、被写体の照度が低くて十分な情報電荷が得られなかった場合、近傍の情報電荷同士を混合して複数画素分の合成信号を取り出し、これによって画像情報の不足分を補うものである。このような手段によれば、暗い被写体に対しても露光不足となることなく十分なレベルの画像情報を得ることが出来る。

【発明の開示】

【発明が解決しようとする課題】

【0010】

上述のような撮像装置においては、カラー撮像を行う場合、固体撮像素子の受光面にカラーフィルタが装着される。このカラーフィルタは、三原色或いはその補色のそれぞれが所定の順序で規則的に配置され、その各セグメントが固体撮像素子の各受光画素に割り当てられる。例えば、モザイク型のカラーフィルタの場合、図9に示すように、奇数行のセグメントに緑(G)及び赤(R)が交互に配置され、偶数行のセグメントにG及び青(B)が配置される。このようなカラーフィルタは、隣接する2つのセグメントが互いに異なる色に対応するため、情報電荷を合成すると色再現性において不都合が生じ得る。この問題を解決するものとしての撮像装置が、本出願人によって特開平8-154253に提案されている。これは、垂直転送部の奇数列と偶数列とでビット数に差を設けて受光画素の奇数列で得られた情報電荷と偶数列で得られた情報電荷を交互に出力し、水平転送部で同じ色成分に対応する情報電荷が連続するようにしたものである。しかしながら、このような撮像装置においては、固体撮像素子のデバイス構造の変更が必要であり、これに伴う製造コストの増大を避けることができず、低価格帯での提供を目的とするものには全くの不向きであった。

【0011】

そこで、本発明は、コストの増大を防止しつつモザイク型のカラーフィルタを用いたカラー撮像であっても感度の向上を図ることのできる撮像装置の提供を目的とする。

【課題を解決するための手段】

【0012】

本発明にかかる撮像装置は、奇数行で第1の色成分及び第2の色成分が交互に対応付けられ、偶数行で前記第2の色成分及び第3の色成分が交互に対応付けられる複数の受光画素に複数の垂直シフトレジスタが接続され、これら複数の垂直シフトレジスタの各出力が水平シフトレジスタの各ビットに接続されると共に、前記水平シフトレジスタの出力が出力部に接続される固体撮像素子と、前記複数の受光画素に蓄積された情報電荷を前記複数の垂直シフトレジスタから前記水平シフトレジスタに転送すると共に、この転送過程で前記情報電荷をk行(kは自然数)ずつ合成して、前記第1及び第2の色成分が合成された

第1の合成電荷と前記第2及び第3の色成分が合成された第2の合成電荷とを前記水平シフトレジスタの各ビットに交互に蓄積し、前記水平シフトレジスタから1ビット単位で転送される前記第1及び第2の合成電荷を前記出力部に m ビット分 (m は自然数、ただし k 又は m の一方は2以上)、累積的に蓄積させ、前記第1～第3の色成分が第1の比率で合成された第1の出力と、前記第1～第3の色成分が第2の比率で合成された第2の出力と、前記第1～第3の色成分が第3の比率で合成された第3の出力とを得る駆動回路と、前記固体撮像素子の出力をサンプリングし、前記第1の出力に応じた第1の画像信号と前記第2の出力に応じた第2の画像信号と前記第3の出力に応じた第3の画像信号とを取り出すサンプルホールド回路と、前記サンプルホールド回路で取り出された画像信号に対して所定の信号処理を施す信号処理回路とを備え、前記信号処理回路は、前記第1～3の画像信号から前記第1～3の色成分を表す色成分信号を生成する。

【0013】

さらに本発明にかかる撮像装置は、奇数行で第1の色成分及び第2の色成分が交互に対応付けられ、偶数行で前記第2の色成分及び第3の色成分が交互に対応付けられる複数の受光画素に複数の垂直シフトレジスタが接続され、これら複数の垂直シフトレジスタの各出力が水平シフトレジスタの各ビットに接続されると共に、前記水平シフトレジスタの出力が出力部に接続される固体撮像素子と、前記複数の受光画素に蓄積された情報電荷を前記複数の垂直シフトレジスタから前記水平シフトレジスタに転送すると共に、この転送過程で前記情報電荷を k 行 (k は自然数) ずつ合成して、前記第1及び第2の色成分が合成された第1の合成電荷と前記第2及び第3の色成分が合成された第2の合成電荷とを前記水平シフトレジスタの各ビットに交互に蓄積し、前記水平シフトレジスタから1ビット単位で転送される前記第1及び第2の合成電荷を前記出力部に m ビット分 (m は自然数、ただし k 又は m の一方は2以上)、累積的に蓄積させ、前記第1～第3の色成分が第1の比率で合成された第1の出力と、前記第1～第3の色成分が第2の比率で合成された第2の出力と、前記第1～第3の色成分が第3の比率で合成された第3の出力とを得る駆動回路と、前記固体撮像素子の出力をサンプリングし、前記第1の出力に応じた第1の画像信号と前記第2の出力に応じた第2の画像信号と前記第3の出力に応じた第3の画像信号とを取り出すサンプルホールド回路と、前記サンプルホールド回路で取り出された画像信号に対して所定の信号処理を施す信号処理回路とを備え、前記信号処理回路は、前記第1～3の画像信号から前記第1～3の色成分のうち少なくとも1の色成分を近似的に表す色成分信号を生成する。

【0014】

さらに本発明にかかる撮像装置は、奇数行で第1の色成分及び第2の色成分が交互に対応付けられ、偶数行で前記第2の色成分及び第3の色成分が交互に対応付けられる複数の受光画素に複数の垂直シフトレジスタが接続され、これら複数の垂直シフトレジスタの各出力が水平シフトレジスタの各ビットに接続されると共に、前記水平シフトレジスタの出力が出力部に接続される固体撮像素子と、前記複数の受光画素に蓄積された情報電荷を前記複数の垂直シフトレジスタから前記水平シフトレジスタに転送すると共に、この転送過程で前記情報電荷を2行ずつ合成して、前記第1及び第2の色成分が合成された第1の合成電荷と前記第2及び第3の色成分が合成された第2の合成電荷とを前記水平シフトレジスタの各ビットに交互に蓄積し、前記水平シフトレジスタから1ビット単位で転送される前記第1及び第2の合成電荷を前記出力部に2ビット分、累積的に蓄積させ、前記第1の合成電荷又は第2の合成電荷の電荷量に応じた第1の出力と、前記第1の合成電荷及び第2の合成電荷を合成した電荷量に応じた第2の出力とを得る駆動回路と、前記固体撮像素子の出力をサンプリングし、前記第1の出力に応じた第1の画像信号と前記第2の出力に応じた第2の画像信号とを取り出すサンプルホールド回路と、前記サンプルホールド回路で取り出された画像信号に対して所定の信号処理を施す信号処理回路とを備え、前記信号処理回路は、前記第1の画像信号から前記第1、又は第3の色成分を近似的に表す第1の色成分信号を生成すると共に、前記第2の画像信号から前記第2の色成分を近似的に表す第2の色成分信号を生成する。

【0015】

さらに本発明にかかる撮像装置は、奇数行で第1の色成分及び第2の色成分が交互に対応付けられ、偶数行で前記第2の色成分及び第3の色成分が交互に対応付けられる複数の受光画素に複数の垂直シフトレジスタが接続され、これら複数の垂直シフトレジスタの各出力が水平シフトレジスタの各ビットに接続されると共に、前記水平シフトレジスタの出力が出力部に接続される固体撮像素子と、前記複数の受光画素に蓄積された情報電荷を前記複数の垂直シフトレジスタから前記水平シフトレジスタに転送すると共に、この転送過程で前記情報電荷を2行ずつ合成し、前記第1及び第2の色成分を示す第1の合成電荷と前記第2及び第3の色成分を示す第2の合成電荷とを前記水平シフトレジスタの各ビットに交互に蓄積させ、前記水平シフトレジスタから1ビット単位で転送される前記第1及び第2の合成電荷を前記出力部に2ビット分、累積的に蓄積させ、前記第1の合成電荷又は第2の合成電荷の電荷量に応じた第1の出力と、前記第1の合成電荷及び第2の合成電荷を合成した電荷量に応じた第2の出力とを得る駆動回路と、前記固体撮像素子の出力をサンプリングし、前記第1の出力に応じた第1の画像信号と前記第2の出力に応じた第2の画像信号とを取り出すサンプルホールド回路と、前記サンプルホールド回路で取り出された画像信号に対して所定の信号処理を施す信号処理回路とを備え、前記信号処理回路は、前記第1の画像信号から前記第1又は第3の色成分を近似的に表す第1の色成分信号を生成すると共に、前記第2の画像信号から前記第2の色成分を近似的に表す第2の色成分信号を生成する。

【0016】

本発明によれば、水平シフトレジスタの水平転送動作の起動を垂直シフトレジスタの垂直転送駆動の2回毎に1回とすることにより、垂直方向に連続する2画素の情報電荷が合成された合成電荷が水平シフトレジスタ上に蓄積される。ここで、水平シフトレジスタに保持された合成電荷の水平な並びを合成行と称する。上述の垂直方向の合成により、受光画素の2行毎に1行の合成行が生成される。第*i*行の合成行を構成する合成電荷のうち、受光画素アレイの第*j*列に対応する水平シフトレジスタのビットに蓄積されるものを $Q(i, j)$ と表す。合成行には、第1の色成分と第2の色成分とを合成した第1の合成電荷と、第2の色成分と第3の色成分とを合成した第2の合成電荷とが交互に並ぶ。合成行が生成された後、水平シフトレジスタの水平転送を起動し、かつ出力部からの情報電荷の排出動作を水平シフトレジスタから出力部へ2個の合成電荷パッケージが転送される度に1回とすることにより、出力部には、2個の合成電荷パッケージが段階的に合成され、その電荷量に応じて段階的に変化する電圧信号が出力部から出力される。この出力信号の各段はそれぞれ、異なる色混合比（色感度特性の異なる画素数の比率）に対応する。出力部に1個の合成電荷が蓄積された状態が第1の出力を与え、これをサンプリングして第1の画像信号が取り出される。出力部に2個の合成電荷が蓄積された状態が第2の出力を与え、これをサンプリングして第2の画像信号が取り出される。出力部からの情報電荷の排出動作の位相に応じて、第1の画像信号は第1の合成電荷の電荷量に応じた値である場合と、第2の合成電荷の電荷量に応じた値である場合とがある。第1の出力を第1の合成電荷に基づいて得るか、第2の合成電荷に基づいて得るかは、例えば合成行に応じて交互に切り替えることができる。第2の画像信号は第1の合成電荷と第2の合成信号とを合成した電荷量に応じた値となる。信号処理回路は、第1の画像信号が第1の合成電荷に基づく場合、第2の合成電荷に基づく場合それぞれに対応して、第1の色成分を近似的に表す第1の色成分信号、第3の色成分を近似的に表す第3の色成分信号を生成する。第2の画像信号は4画素の情報電荷を合成して得られるが、このうちの2画素は第2の色成分に対応付けられる。信号処理回路は、この第2の画像信号から第2の色成分を近似的に表す第2の色成分信号を生成する。これら複数の画像信号に基づいて、輝度信号、色信号を生成することができる。すなわち、垂直方向の合成で得られた合成電荷パッケージをさらに水平方向に関して複数個、合成することで、輝度信号としては一層の感度向上が図られ、さらに色信号が得られるので、カラー表示が可能である。

【0017】

本発明の好適な態様においては、前記第1乃至第3の色成分が、赤色、緑色、青色からなる光の三原色であり、前記第2の色成分が緑色である。

【発明の効果】

【0018】

本発明によれば、モザイク型のカラーフィルタを用いた固体撮像素子を用いた撮像装置において、コストの増大を防止しながら、感度の向上及び色情報の取得が可能である。

【発明を実施するための最良の形態】

【0019】

次に、本発明の第1の実施形態について図面を参照して説明する。

【0020】

図1は、本発明の撮像装置の概略構成を示すブロック構成図である。ここに示す撮像装置は、固体撮像素子11、CCDドライバ回路12、分周回路13、タイミング制御回路14、アナログ信号処理回路15、A/D変換回路16及びデジタル信号処理回路17で構成される。本装置は、低照度の撮影条件下において複数画素の情報電荷を合成して感度を向上させ、忠実な色成分を取得する動作モードを有する。以下、これを増感動作モードと称する。この増感動作モードにおいては、後述するように固体撮像素子11の行列配置された画素の列方向（すなわち垂直方向）及び行方向（すなわち水平方向）それぞれについて複数画素の合成が行われる。

【0021】

固体撮像素子11は、例えば、フレームトランスファ型であり、撮像部11i、蓄積部11v、水平転送部11h及び出力部11dからなる。撮像部11iは、複数の垂直シフトレジスタから構成され、これら垂直シフトレジスタの各ビットが各受光画素を形成しており、複数の受光画素が行列配置された状態となっている。この撮像部11iの表面には、カラー撮像のためのカラーフィルタが装着され、このカラーフィルタの各セグメントが複数の受光画素のそれぞれに対応付けられる。例えば、このカラーフィルタが図7に示すようなモザイク型のカラーフィルタであった場合、行列配置される受光画素の奇数行で青（B）、緑（G）が交互に対応付けられ、偶数行で緑（G）、赤（R）が交互に対応付けられる。また、撮像部11iには、複数の垂直シフトレジスタの一部の列が遮光されて所謂OPB（Optical Black）領域と称される領域に設定され、この領域で得られた情報電荷に基づいて画像情報の黒レベルが決定される。

【0022】

蓄積部11vは、撮像部11iを構成する複数の垂直シフトレジスタに連続する複数の垂直シフトレジスタから構成され、撮像部11iを構成する複数の垂直シフトレジスタのビット数と同一のビット数に設定される。水平転送部11hは、蓄積部11vの出力側に配置される単一の水平シフトレジスタからなり、蓄積部11vを構成する複数の垂直シフトレジスタの各出力が各ビットに対応付けられるように接続される。出力部11dは、水平転送部11hの出力側に配置され、水平転送部11hから出力される情報電荷を取り込む容量を備えて構成される。この出力部11dは、容量に取り込んだ情報電荷をその電荷量に応じて逐次電圧値に変換し、画像信号Y0(t)として出力する。

【0023】

これらの構成を有するフレームトランスファ型の固体撮像素子11には、横型オーバーフロードレイン（LOD:Lateral Overflow Drain）構造や縦型オーバーフロードレイン（VOD:Vertical Overflow Drain）構造のものがある。これらは、何れのタイプであっても、撮像部11iに蓄積した情報電荷の排出が可能となっており、この情報電荷の排出によって、撮像部11iにおける情報電荷の蓄積状態がリセットされる。

【0024】

CCDドライバ回路12は、Bクロック発生部12b、Fクロック発生部12f、Vクロック発生部12v、Hクロック発生部12h、Rクロック発生部12r及びSクロック発生部12sから構成され、各クロック発生部で発生するクロックパルスを固体撮像素子11に供給する。

【0025】

Bークロック発生部12bは、タイミング制御回路14から供給される排出タイミング信号BTにตอบสนองして排出クロック ϕb を生成する。このBークロック発生部12bで生成される排出クロック ϕb は、固体撮像素子11が横型オーバーフロードレイン構造を有する場合、オーバーフロードレイン領域へ印加され、一方、縦型オーバーフロードレイン構造を有する場合、固体撮像素子11の基板側へ印加される。

【0026】

Fークロック発生部12fは、タイミング制御回路14から供給されるフレームシフトタイミング信号FTにตอบสนองして、例えば、4相のフレーム転送クロック ϕf を生成し、撮像部11iへ印加する。Vークロック発生部12vは、タイミング制御回路14から供給される垂直同期信号VT及び水平同期信号HTにตอบสนองして、例えば、4相のライン転送クロック ϕv を生成し、蓄積部11vへ印加する。Hークロック発生部12hは、タイミング制御回路14から供給される水平同期信号HTにตอบสนองして、例えば、2相の水平転送クロック ϕh を生成し、水平転送部11hへ印加する。Rークロック発生部12rは、Hークロック発生部12hに同期するリセットクロック ϕr を生成し、分周回路13を介して出力部11dへ印加する。Sークロック発生部12sは、水平転送クロック ϕh に基づいてサンプリングクロック ϕs を生成し、サンプリングホールド回路15aへ印加する。

【0027】

分周回路13は、Rークロック発生部12rから出力されるリセットクロック ϕr を取り込み、このリセットクロック ϕr を必要に応じて分周して分周リセットクロック $\phi r'$ を生成する。分周回路13は増感動作モードにおいて、分周されたリセットクロック $\phi r'$ を生成して、出力部11dのリセット動作を間欠的とする。これにより、出力部11dの容量に水平転送部11hの複数ビット分の情報電荷が蓄積され、増感動作モードにおける水平方向の画素合成が実現される。例えば、リセットクロック ϕr を1/2に分周して出力部11dのリセット動作の周期を2倍に設定した場合、出力部11dには、水平転送部11hの2ビット分の情報電荷が順次、蓄積される。このため、出力部11dの出力側からは、水平転送部の1ビット分の情報電荷量に応じた電圧値と2ビット分の情報電荷量に応じた電圧値とが交互に出力される。尚、分周回路13における分周動作の切り換えは、増感動作モードか通常の撮像モードかに応じて選択的に行われる。即ち、撮像部11iにおいて、十分な露光が得られる場合には、通常の撮像モードとされ、分周回路13での分周動作は行われず、Rークロック発生部12rから出力されたリセットクロック ϕr がそのまま出力部11dへ印加される。逆に、露光不足となると、増感動作モードとされ、分周回路13での分周動作が行われ、上述したような情報電荷の合成処理が行われる。

【0028】

タイミング制御回路14は、基準クロックCKをカウントする複数のカウンタから構成され、垂直同期信号VT及び水平同期信号HTを生成すると共に、フレームシフトタイミング信号FTを生成する。更に、タイミング制御回路14は、測光センサで測定された照度、或いは、デジタル信号処理回路17で得られる画像データの積分値から算出された値を基に排出タイミング信号BTを生成する。これら垂直同期信号VT、水平同期信号HT、フレームシフトタイミング信号FT及び排出クロック ϕb は、駆動回路12に供給される。また、タイミング制御回路14では、駆動回路12以外のアナログ信号処理回路15、A/D変換回路16及びデジタル信号処理回路17へ制御信号を供給しており、これらの回路で動作タイミングの整合が図られるようにしている。ここで、タイミング制御回路14は、モード信号MODEを受けて動作し、増感動作モードでは、蓄積部11vから水平転送部11hへの情報電荷の読み出しを複数回行った後に水平転送部11hを駆動して、水平転送部11hに蓄積された情報電荷を出力部11dへ水平転送するようにVークロック発生部12v及びHークロック発生部12hを制御する。

【0029】

アナログ信号処理回路15は、サンプルホールド回路15aを含んで構成され、固体撮像素子11から出力される画像信号Y0(t)に対してCDSやAGC等のアナログ信号処理

を施す。サンプルホールド回路 15a は、S-クロック発生部 12s から印加されるサンプリングクロック ϕ_s に従う周期で画像信号 $Y0(t)$ をサンプリングし、リセットレベルと信号レベルを繰り返す画像信号 $Y0(t)$ から信号レベルのみを示す画像信号 $Y1(t)$ を取り出す。このサンプルホールド回路 15a に印加される。サンプリングクロック ϕ_s は、水平転送クロック ϕ_h と同じ周期に設定される。水平転送部 11h から出力部 11d へ 1 ビット分の情報電荷が読み出される毎に画像信号 $Y1(t)$ が取り出される。よって、増感動作モードでは、画像信号 $Y1(t)$ として、水平転送部の 1 ビット分の情報電荷に対応する信号レベルと、2 ビット分の情報電荷が合成された信号レベルとが交互に出力される。

【0030】

A/D 変換回路 16 は、アナログ信号処理回路 15 から出力される画像信号 $Y1(t)$ を取り込み、デジタル信号に変換して画像データ $Y0(n)$ として出力する。このとき、A/D 変換回路 16 では、タイミング制御回路 14 から供給される A/D 変換用のサンプリングクロック DCK に従って画像信号 $Y1(t)$ を規格化する。この A/D 変換回路 16 に印加されるサンプリングクロック DCK においては、サンプリングクロック ϕ_s と同様に、水平転送クロック ϕ_h と同一の周期に設定される。このため、増感動作モードにおいて A/D 変換回路 16 からは、水平転送部 11h の 1 ビット分の情報電荷量に対応するデータと複数ビット分の情報電荷量に対応するデータとが交互に出力される。

【0031】

デジタル信号処理回路 17 は、輝度データ生成回路 18、色分離回路 19、色データ生成回路 20 及びセクタ 21 を含んで構成される。輝度データ生成回路 18 は A/D 変換回路 16 から出力される画像データ $Y0(n)$ を取り込んでラインメモリに複数ライン分のデータを格納し、これらのデータに対して所定の演算処理を施して輝度データ Y を生成する。色分離回路 19 は、A/D 変換回路 16 から出力される画像データ $Y0(n)$ を取り込んで、この画像データ $Y0(n)$ から RGB 各色の色成分データ $R'(n)$ 、 $G'(n)$ 、 $B'(n)$ を分離して出力する。色データ生成回路 20 は、色分離回路 19 から出力される各色成分データ $R'(n)$ 、 $G'(n)$ 、 $B'(n)$ を取り込むと共に、輝度データ生成回路 18 から輝度データ Y を取り込み、色差信号 U 、 V を生成する。色データ生成回路 20 は色成分データ $R'(n)$ から輝度データ Y を差し引くことによって色差信号 U を生成すると共に、色成分データ $B'(n)$ から輝度データ Y を差し引くことによって色差信号 V を生成する。また、色データ生成回路 20 は、生成した色差信号 U 、 V だけでなく、色分離回路 19 から出力される色成分データ $R'(n)$ 、 $G'(n)$ 、 $B'(n)$ も色差信号 U 、 V と同時に出力する。セクタ 21 は、輝度データ生成回路 18 及び色データ生成回路 20 から出力される各データを取り込み、データの受け手側の要望に応じて選択的に出力する。

【0032】

また、デジタル信号処理回路 17 には、上述の回路に加え、露光制御回路やホワイトバランス制御回路（図示せず）が設けられる。例えば、露光制御回路においては、固体撮像素子 11 の露光状態に応じて情報電荷の蓄積時間の伸縮制御を行うと共に、通常の動作モードと増感動作モードとの切換も行う。一方、ホワイトバランス制御回路においては、各色成分データに対してそれぞれ固有のゲイン係数を乗算して互いのバランスを調整し、再生画像の色再現性を向上させている。通常、ホワイトバランス制御においては、1 画面乃至複数画面単位で各色成分データを積分し、これら各色成分データの積分値がそれぞれ等しくなるようにフィードバック制御がかけられる。

【0033】

続いて、図 2 乃至図 5 を参照して、増感動作モードでの図 1 の撮像装置の動作を説明する。図 2 は、固体撮像素子 11 の動作を示すタイミング図である。尚、この図において、フレーム転送クロック ϕ_f 、ライン送りクロック ϕ_v 及び水平転送クロック ϕ_h は、それぞれ多相のクロックパルスであるが、ここでは、多相のうちの 1 つを代表クロックパルスとして示す。

【0034】

排出クロック ϕ_b は、例えば、固体撮像素子 11 が縦型オーバーフローレイン構造を

有する場合、基板側の電位を一時的に高電位側へ立ち上げ、撮像部 11 i に蓄積される情報電荷を基板側に排出する。フレーム転送クロック ϕf は、垂直走査期間 1 V のブランキング期間でクロッキングするように生成され、撮像部 11 i に蓄積される 1 画面分の情報電荷を蓄積部 11 v へ高速で出力する。固体撮像素子 11 では、前述の排出クロック ϕb が立ち上げられてから、このフレーム転送クロック ϕf のクロッキングが開始されるまでの期間 L が、撮像部 11 i における情報電荷の蓄積期間となる。

【0035】

ライン転送クロック ϕv は、フレーム転送クロック ϕf に対応する期間でフレーム転送クロック ϕf と同じ周期でクロッキングされ、撮像部 11 i から高速で出力された 1 画面分の情報電荷を同じ速度で蓄積部 11 v に順次取り込む。また、ライン転送クロック ϕv は、撮像部 11 i から情報電荷を取り込む期間を除いた期間でクロッキングされ、1 回のクロッキングによって、蓄積部 11 v に蓄積された情報電荷が順次 1 水平ラインずつ、水平転送部 11 h へ出力される。ここで、通常の動作では、ライン転送クロック ϕv は、水平同期信号 H T に従う周期毎に 1 回ずつクロッキングされ、1 水平走査期間毎に 1 水平ラインだけ、蓄積部 11 v から水平転送部 11 h へ出力される。これに対して、増感動作モードでは、ライン転送クロック ϕv は、図 2 に示すように水平同期信号 H T に従う周期毎に 2 回ずつ連続してクロッキングされ、1 水平走査期間毎に 2 水平ライン、蓄積部 11 v から水平転送部 11 h へ出力される。この 2 水平ラインの転送の間、水平転送クロック ϕh はクロッキングされないで、蓄積部 11 v の各列から読み出された 2 画素の情報電荷が水平転送部 11 h の各ビットにて合成される。すなわち、水平転送部 11 h 上に 2 つの水平ラインを合成した合成ラインが生成される。しかる後、水平転送クロック ϕh は、1 水平走査期間内でクロッキングするように生成され、1 水平期間内で、水平転送部 11 h に生成された 1 本分の合成ラインを構成する情報電荷（合成情報電荷）が順次、出力部 11 d へ出力される。

【0036】

図 3、図 4 はそれぞれ増感動作モードでの、出力部 11 d におけるリセット動作、サンプルホールド回路 15 a におけるサンプリング動作及び A/D 変換回路 16 における動作を示すタイミング図である。

【0037】

図 3 (a)、図 4 (a) はそれぞれ水平転送部 11 h から出力部 11 d へ出力される合成情報電荷を示す。上述のように蓄積部 11 v から水平転送部 11 h への読み出し動作において水平ラインは 2 本ずつ合成されて、順次、1 つの合成ラインとされる。図 3 は、(n+1) 番目の水平ラインと (n+2) 番目の水平ラインとから生成された奇数番目の合成ラインを水平転送部 11 h にて水平転送する場合を示しており、一方、図 4 は (n+3) 番目の水平ラインと (n+4) 番目の水平ラインとから生成された偶数番目の合成ラインを水平転送部 11 h にて水平転送する場合を示している。

【0038】

図 3 (b)、図 4 (b) はそれぞれ水平転送クロック ϕh である。また、図 3 (c)、図 4 (c) はそれぞれリセットクロック ϕr である。リセットクロック ϕr は、水平転送部 11 h から出力される情報電荷に応じて充放電を繰り返す出力部 11 d の出力をリセットする。このリセットクロック ϕr は、通常、水平転送クロック ϕh と一致する周期に設定される。このため、出力部 11 d においては、通常の動作モードでは、水平転送部 11 h の 1 ビット分の情報電荷を容量に蓄積する毎にリセット動作が行われる。

【0039】

これに対して図 3 (d)、図 4 (d) に示す分周リセットクロック $\phi r'$ は、出力部 11 d のリセット動作を間欠的にし、出力部 11 d に複数画素分の情報電荷を蓄積させる。例えば、本装置では分周リセットクロック $\phi r'$ の周期は水平転送クロック ϕh の 2 周期に設定される。また、その位相は、図 3 に示す奇数番目の合成ラインと図 4 に示す偶数番目の合成ラインとで水平転送クロック ϕh の 1 周期分ずらされる。この動作において、出力部 11 d での電位変化として取り出される画像信号 Y0(t) が図 3 (e)、図 4 (e) に

示されている。

【0040】

例えば、奇数番目及び偶数番目のいずれの合成ラインにおいても、水平転送部 11h には 2 水平ラインを合成した合成情報電荷、即ち、 $\langle R+G \rangle$ 、 $\langle G+B \rangle$ が交互に蓄積される（図 3（a）、図 4（a）参照）。図 3 に示す奇数番目の合成ラインでの動作においては、出力部 11d には、リセット後、先ず、水平転送クロック ϕ_h に応答して合成情報電荷 $\langle R+G \rangle$ が容量に蓄積される。これに応答して、出力部 11d の出力側からは、合成情報電荷 $\langle R+G \rangle$ の電荷量に応じた電圧値が画像信号 $Y0(t)$ として出力される。続いて、次の合成情報電荷 $\langle G+B \rangle$ が水平転送部 11h から出力部 11d へ転送され、出力部 11d の容量には、水平転送部 11h の 2 ビット分の合成情報電荷が蓄積されることになる。これにより、出力部 11d の出力側からは、 $\langle R+G \rangle$ 及び $\langle G+B \rangle$ の合計に応じた電圧値が $Y0(t)$ として出力される。そして、2 ビット分に対応する電圧値が出力された後に分周リセットクロック $\phi_{r'}$ によってリセット動作が行われ、出力部 11d の出力側の電位がリセットレベルにリセットされる。

【0041】

一方、図 4 に示す偶数番目の合成ラインでの動作においては、出力部 11d には、リセット後、先ず、水平転送クロック ϕ_h に応答して合成情報電荷 $\langle G+B \rangle$ が容量に蓄積される。これに応答して、出力部 11d の出力側からは、合成情報電荷 $\langle G+B \rangle$ の電荷量に応じた電圧値が画像信号 $Y0(t)$ として出力される。続いて、次の合成情報電荷 $\langle R+G \rangle$ が水平転送部 11h から出力部 11d へ転送され、出力部 11d の容量には、水平転送部 11h の 2 ビット分の合成情報電荷が蓄積されることになる。これにより、出力部 11d の出力側からは、 $\langle R+G \rangle$ 及び $\langle G+B \rangle$ の合計に応じた電圧値が $Y0(t)$ として出力される。そして、2 ビット分に対応する電圧値が出力された後に分周リセットクロック $\phi_{r'}$ によってリセット動作が行われ、出力部 11d の出力側の電位がリセットレベルにリセットされる。

【0042】

図 5 は、第 1 の実施形態における、情報電荷が 2 行合成される画素の組み合わせ及び近似的に示す色データを示す模式図である。

【0043】

この図では、撮像部 11i の第 $(n+1) \sim (n+4)$ 行を構成する各画素の色感度が R 、 G 、 B で示されている。蓄積部 11v から水平転送部 11h への転送動作において第 $(n+1)$ 行及び第 $(n+2)$ 行を合成することにより、図 3 に対応する奇数行の合成行が水平転送部 11h に生成される。一方、第 $(n+3)$ 行及び第 $(n+4)$ 行を合成することにより、図 4 に対応する偶数行の合成行が水平転送部 11h に生成される。

【0044】

すなわち、奇数行の合成行では、画素ブロック 50 から得られる合成情報電荷 $\langle R+G \rangle$ と、画素ブロック 51 から得られる合成情報電荷 $\langle G+B \rangle$ とが水平転送部 11h の各ビットに交互に蓄積される。そして、図 3 に示す動作によって、出力部 11d には、画素ブロック 50 から得られる合成情報電荷 $\langle G+B \rangle$ と、画素ブロック 52 から得られる合成情報電荷 $R+2G+B$ ($\langle R+G \rangle + \langle G+B \rangle$) とが分周リセットクロック $\phi_{r'}$ に同期して交互に蓄積される。一方、偶数行の合成行では、画素ブロック 53 から得られる合成情報電荷 $\langle G+B \rangle$ と、画素ブロック 54 から得られる合成情報電荷 $\langle R+G \rangle$ とが水平転送部 11h の各ビットに交互に蓄積される。そして、図 4 に示す動作によって、出力部 11d には、画素ブロック 53 から得られる合成情報電荷 $\langle G+B \rangle$ と、画素ブロック 55 から得られる合成情報電荷 $R+2G+B$ ($\langle R+G \rangle + \langle G+B \rangle$) とが分周リセットクロック $\phi_{r'}$ に同期して交互に蓄積される。

【0045】

図 3（f）、図 4（f）はそれぞれサンプリングクロック ϕ_s を示す。上述のようにサンプリングクロック ϕ_s は、水平転送クロック ϕ_h と同じ周期で生成され、サンプルホールド回路 15a は、このクロック ϕ_s に同期して画像信号 $Y0(t)$ をサンプリングする。そ

の結果、画像信号 $Y0(t)$ に現れる合成情報電荷 1 パケット分の情報電荷量に応じた電圧値と 2 パケット分の情報電荷量に応じた電圧値とが交互にサンプリングされ、画像信号 $Y1(t)$ が生成される。また、上述のように A/D 変換回路 16 に供給される A/D 変換用のサンプリングクロック $DC K$ は、サンプリングクロック ϕ_s と同様に、水平転送クロック ϕ_h と同一の周期に設定され、このクロック $DC K$ に基づいて、A/D 変換回路 16 はアナログ信号 $Y1(t)$ をデジタル信号 $Y0(n)$ に変換する。図 3 (g)、図 4 (g) はそれぞれ A/D 変換回路 16 から出力される画像信号 $Y0(n)$ を表す。

【0046】

その結果、図 3 に示す奇数番目の合成ラインにおいては、A/D 変換回路 16 から、合成情報電荷量 $\langle R+G \rangle$ に応じたデータ $D(R+G)$ (画素ブロック 50 に対応する画像情報) と合成情報電荷量 $(\langle R+G \rangle + \langle G+B \rangle)$ (すなわち電荷量 $\langle R+2G+B \rangle$) に応じたデータ $D(R+2G+B)$ (画素ブロック 52 に対応する画像情報) とが交互に画像信号 $Y0(n)$ として出力される。一方、図 4 に示す偶数番目の合成ラインにおいては、A/D 変換回路 16 から、合成情報電荷量 $\langle G+B \rangle$ に応じたデータ $D(G+B)$ (画素ブロック 53 に対応する画像情報) と合成情報電荷量 $(\langle R+G \rangle + \langle G+B \rangle)$ に応じたデータ $D(R+2G+B)$ (画素ブロック 55 に対応する画像情報) とが交互に画像信号 $Y0(n)$ として出力される。

【0047】

増感動作モードにおいて、輝度データ生成回路 18 は、A/D 変換回路 16 から出力される画像データ $Y0(n)$ を取り込み、輝度データ Y を生成する。この輝度データ生成回路 18 では、例えば、 $D(R+G)$ 、 $D(R+2G+B)$ 、 $D(G+B)$ 、 $D(R+2G+B)$ を加算し、この加算データの平均値を算出して輝度データ Y とする。この輝度データ Y は、情報電荷を合成して得られたものであり、低照度の撮像条件下において大きな信号レベルを得ることができる。よって、これを輝度信号として用いることで、撮像装置の感度を向上することができる。

【0048】

一方、色分離回路 19 では、赤色成分を近似的に示すデータとして、図 5 に示すように画像データ $Y0(n)$ のうちのデータ $D(R+G)$ を色成分データ $R'(n)$ とする共に、青色成分を近似的に示すデータとして、画像信号 $Y0(n)$ のうちのデータ $D(G+B)$ を色成分データ $B'(n)$ とする。また、色分離回路 19 では、奇数番目の合成ラインに含まれる $D(R+2G+B)$ と偶数番目の合成ラインに含まれる $D(R+2G+B)$ とを加算して、例えば $1/4$ 倍し、こうして生成されるデータ $D(1/2 \cdot R+G+1/2 \cdot B)$ を緑色成分を近似的に表す緑色成分データ $G'(n)$ とする。なお、この色分離回路 19 は、輝度データ生成回路 18 と同様に、ラインメモリを内蔵しており、例えば、 $R+G$ 及び $R+2G+B$ の画像情報を含むラインが取り込まれるとき、ラインメモリに格納される別のラインの画像情報に基づき、取り込まれたラインには存在しない $G+B$ の画像情報を補間するようにしている。

【0049】

本実施形態においては、垂直シフトレジスタから水平レジスタへの転送課程で情報電荷を 2 行ずつ合成しているが、これに限らず何行合成しても良い。また、分周リセットクロック $\phi_{r'}$ の分周は $1/2$ にかぎらず、リセット動作の周期を何倍にしても良い。もちろん、行合成をせずに分周リセットクロック $\phi_{r'}$ のみ複数倍周期にしても良いし、また行合成のみにして分周リセットクロック $\phi_{r'}$ は 1 倍周期でも良い。

【0050】

図 6 は、第 2 の実施形態における情報電荷が 3 行合成される画素の組み合わせ及び近似的に示す色データを示す模式図を示す。これらは 3 行合成としてリセット 3 倍周期とした実施形態である。

【0051】

この図では、撮像部 11i の第 $(n+1) \sim (n+6)$ 行を構成する各画素の色感度が R 、 G 、 B で示されている。蓄積部 11v から水平転送部 11h への転送動作において第 $(n+1)$ 行から第 $(n+3)$ 行を合成することにより、3 行毎の合成行が水平転送部 11h に生成される。一方、第 $(n+4)$ 行及び第 $(n+6)$ 行を合成することにより、3 行毎の合成行が水平転送部 11h に生成される。

【0052】

すなわち、第 $(n+1)$ 行から第 $(n+3)$ 行では、画素ブロック 60 から得られる合成情報電荷 $\langle R+2G \rangle$ と、画素ブロック 61 から得られる合成情報電荷 $\langle G+2B \rangle$ と、画素ブロック 62 から得られる合成情報電荷 $\langle R+2G \rangle$ が水平転送部 11h の各ビットに蓄積される。そして、分周リセットクロック $\phi_{r'}$ でリセット後、出力部 11d には画素ブロック 60 から得られる合成情報電荷 $\langle R+2G \rangle$ と、画素ブロック 61 から得られる累積された合成情報電荷 $R+3G+2B$ と、画素ブロック 62 から得られる累積された合成情報電荷 $2R+5G+2B$ とが蓄積される。続いて、分周リセットクロック $\phi_{r'}$ でリセット後、同様に合成情報電荷 $\langle G+2B \rangle$, $\langle R+3G+2B \rangle$, $\langle 2R+4G+4B \rangle$ が順次蓄積される。

【0053】

一方、第 $(n+4)$ 行及び第 $(n+6)$ 行では、画素ブロック 64 から得られる合成情報電荷 $\langle 2R+G \rangle$ と、画素ブロック 65 から得られる合成情報電荷 $\langle 2G+B \rangle$ と、画素ブロック 66 から得られる合成情報電荷 $\langle 2R+G \rangle$ とが水平転送部 11h の各ビットに交互に蓄積される。そして、分周リセットクロック $\phi_{r'}$ でリセット後、出力部 11d には画素ブロック 64 から得られる合成情報電荷 $\langle 2R+G \rangle$ と、画素ブロック 65 から得られる累積された合成情報電荷 $2R+3G+B$ と、画素ブロック 66 から得られる累積された合成情報電荷 $4R+4G+B$ とが蓄積される。続いて、分周リセットクロック $\phi_{r'}$ でリセット後、同様に合成情報電荷 $\langle 2G+B \rangle$, $\langle 2R+3G+B \rangle$, $\langle 2R+5G+2B \rangle$ が順次蓄積される。

【0054】

サンプリングホールド回路 15、A/D変換回路 16 を通過し、色分離回路 19 では、赤色成分を近似的に示すデータとして、図 6 に示すように画像データ $Y0(n)$ のうちのデータ $D(2R+G)$ を色成分データ $R'(n)$ とする共に、青色成分を近似的に示すデータとして、画像信号 $Y0(n)$ のうちのデータ $D(G+2B)$ を色成分データ $B'(n)$ とする。また、色分離回路 19 では、第 $(n+1)$ 行から第 $(n+3)$ 行の合成ラインに含まれる $D(2R+5G+2B)$ と第 $(n+4)$ 行及び第 $(n+6)$ 行の合成ラインに含まれる $D(2R+5G+2B)$ とを加算して、例えば 1/3 倍し、こうして生成されるデータ $D(2/3 \cdot R + 5/3G + 2/3 \cdot B)$ を緑色成分を近似的に表す緑色成分データ $G'(n)$ とする。

【0055】

図 7 は、第 3 の実施形態における情報電荷が 4 行合成される画素の組み合わせ及び近似的に示す色データを示す模式図である。これらは 4 行合成としてリセット 4 倍周期とした実施形態である。

【0056】

この図では、撮像部 11i の第 $(n+1) \sim (n+8)$ 行を構成する各画素の色感度が R, G, B で示されている。蓄積部 11v から水平転送部 11h への転送動作において第 $(n+1)$ 行から第 $(n+4)$ 行を合成することにより、4 行毎の合成行が水平転送部 11h に生成される。一方、第 $(n+5)$ 行及び第 $(n+8)$ 行を合成することにより、4 行毎の合成行が水平転送部 11h に生成される。

【0057】

すなわち、第 $(n+1)$ 行から第 $(n+4)$ 行では、画素ブロック 70 から得られる合成情報電荷 $\langle 2R+2G \rangle$ と、画素ブロック 71 から得られる合成情報電荷 $\langle 2G+2B \rangle$ と、画素ブロック 72 から得られる合成情報電荷 $\langle 2R+2G \rangle$ と、画素ブロック 73 から得られる合成情報電荷 $\langle 2G+2B \rangle$ が水平転送部 11h の各ビットに蓄積される。そして、出力部 11d には、画素ブロック 70 から得られる合成情報電荷 $\langle 2R+2G \rangle$ と、画素ブロック 71 から得られる累積された合成情報電荷 $2R+4G+2B$ と、画素ブロック 72 から得られる累積された合成情報電荷 $4R+6G+2B$ と、画素ブロック 73 から得られる累積された合成情報電荷 $4R+8G+4B$ とが分周リセットクロック $\phi_{r'}$ に同期して蓄積される。

【0058】

一方、第 $(n+5)$ 行及び第 $(n+8)$ 行では、画素ブロック 75 から得られる合成情報電荷 $\langle 2G+2B \rangle$ と、画素ブロック 76 から得られる合成情報電荷 $\langle 2R+2G \rangle$ と、画素ブロック 77 から得られる合成情報電荷 $\langle 2G+2B \rangle$ と、画素ブロック 78 から得られる合成情報

報電荷 $\langle 2R+2G \rangle$ とが水平転送部 11h の各ビットに交互に蓄積される。そして、出力部 11d には、画素ブロック 75 から得られる合成情報電荷 $\langle 2G+2B \rangle$ と、画素ブロック 76 から得られる累積された合成情報電荷 $2R+4G+2B$ と、画素ブロック 77 から得られる累積された合成情報電荷 $2R+6G+4B$ と、画素ブロック 78 から得られる累積された合成情報電荷 $4R+8G+4B$ とが分周リセットクロック ϕ_r' に同期して蓄積される。

【0059】

サンプリングホールド回路 15、A/D変換回路 16を通過し、色分離回路 19では、赤色成分を近似的に示すデータとして、図7に示すように画像データ $Y0(n)$ のうちのデータ $D(4R+6G+2B)$ を $1/6$ 倍してデータ $D(2/3 \cdot R + G + 1/3 \cdot B)$ を色成分データ $R'(n)$ とする共に、青色成分を近似的に示すデータとして、画像信号 $Y0(n)$ のうちのデータ $D(2R+6G+4B)$ を $1/6$ 倍してデータ $D(1/3 \cdot R + G + 2/3 \cdot B)$ を色成分データ $B'(n)$ とする。また、色分離回路 19では、第 $(n+1)$ 行から第 $(n+4)$ の合成ラインに含まれる $D(4R+8G+4B)$ と第 $(n+5)$ 行及び第 $(n+8)$ 行の合成ラインに含まれる $D(4R+8G+4B)$ とを加算して、例えば $1/16$ 倍し、こうして生成されるデータ $D(1/2 \cdot R + G + 1/2 \cdot B)$ を緑色成分を近似的に表す緑色成分データ $G'(n)$ とする。基本的に緑色成分の画素面積が多くなるので、近似色を表す時に赤色成分や青色成分を優先する処理を行ってゐる。以上の実施形態では、赤、緑、青の各色成分を示す電荷量の比率が異なる合成情報電荷から近似的に各色成分信号を生成する例を示した。しかし、これに限らず、各色成分を示す電荷量の比率が異なる合成情報電荷から演算により忠実な色成分信号を生成することもできる。

【0060】

ちなみに、撮像装置は正規の撮影においてはストロボを点灯することにより、通常動作モードで十分な感度を得ることができ、明るくかつ高解像度の画像を得ることができる。これに対して、増感動作モードは、特にフラッシュ等を用いないで撮影する場合、例えば、正規の撮影の前に被写体を定めるためにビューファインダに表示する画像を得る場合に用いられるものである。つまり、増感動作モードは、もっぱら被写体が見えにくい低照度下で、仮に被写体の画像を捉えるために用いられるものである。画素合成による解像度の低下及び色バランスの不正確さは許容され得る。このように、増感動作モードで得られた色成分データ $R'(n)$ 、 $G'(n)$ 、 $B'(n)$ をそのまま輝度信号、色差信号の生成に用いることで、固体撮像素子のデバイス構造の変更を伴うことなく感度が向上された画像情報を得ることができる。これによりコストの増大が抑制され、特に携帯電話等の小型装置への搭載が容易となる。

【0061】

一方、色成分データ $R'(n)$ 、 $G'(n)$ 、 $B'(n)$ に対する色バランスを補正する回路を設けて、より自然な色に近いカラー表示を行うように構成することもできる。

【0062】

尚、本実施形態においては、フレームトランスファ型の固体撮像素子を用いる撮像装置を例示したが、本発明は、これに限られるものではない。例えば、インターライン型やフレームインターライン型の固体撮像素子を用いた撮像装置であっても十分に適用することが可能である。

【図面の簡単な説明】

【0063】

【図1】 本発明の撮像装置の概略構成を示すブロック構成図である。

【図2】 増感動作モードでの固体撮像素子の垂直走査及び水平走査の動作を示すタイミング図である。

【図3】 奇数行の合成行の水平走査の動作を示すタイミング図である。

【図4】 偶数行の合成行の水平走査の動作を示すタイミング図である。

【図5】 第1の実施形態における情報電荷が2行合成される画素の組み合わせ及び近似的に示す色データを示す模式図である。

【図6】 第2の実施形態における情報電荷が3行合成される画素の組み合わせ及び近似的に示す色データを示す模式図である。

【図 7】 第 3 の実施形態における情報電荷が 4 行合成される画素の組み合わせ及び近似的に示す色データを示す模式図である。

【図 8】 従来の撮像装置の概略構成を示すブロック構成図である。

【図 9】 モザイク型のカラーフィルタの構成を示す模式図である。

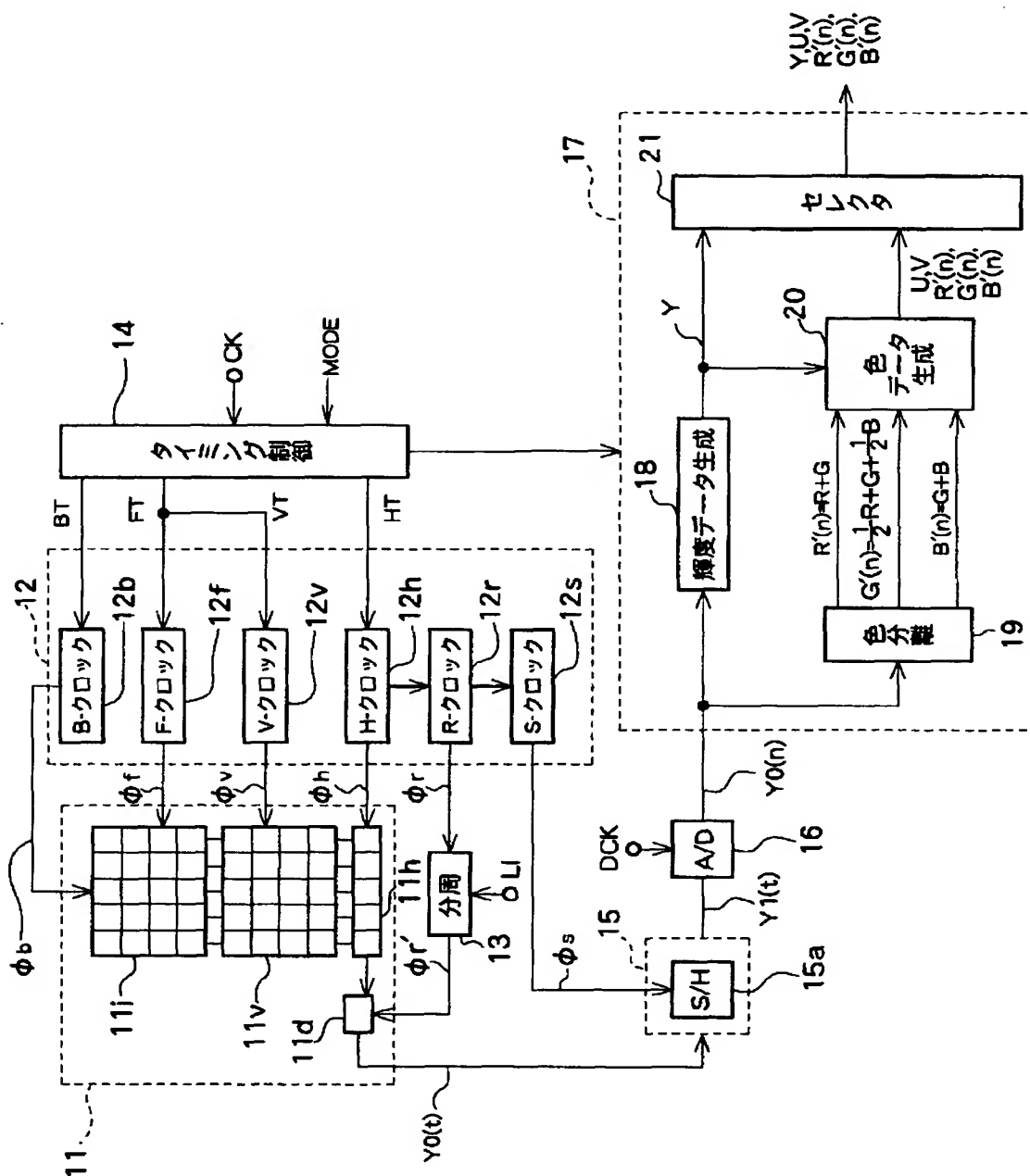
【符号の説明】

【 0 0 6 4 】

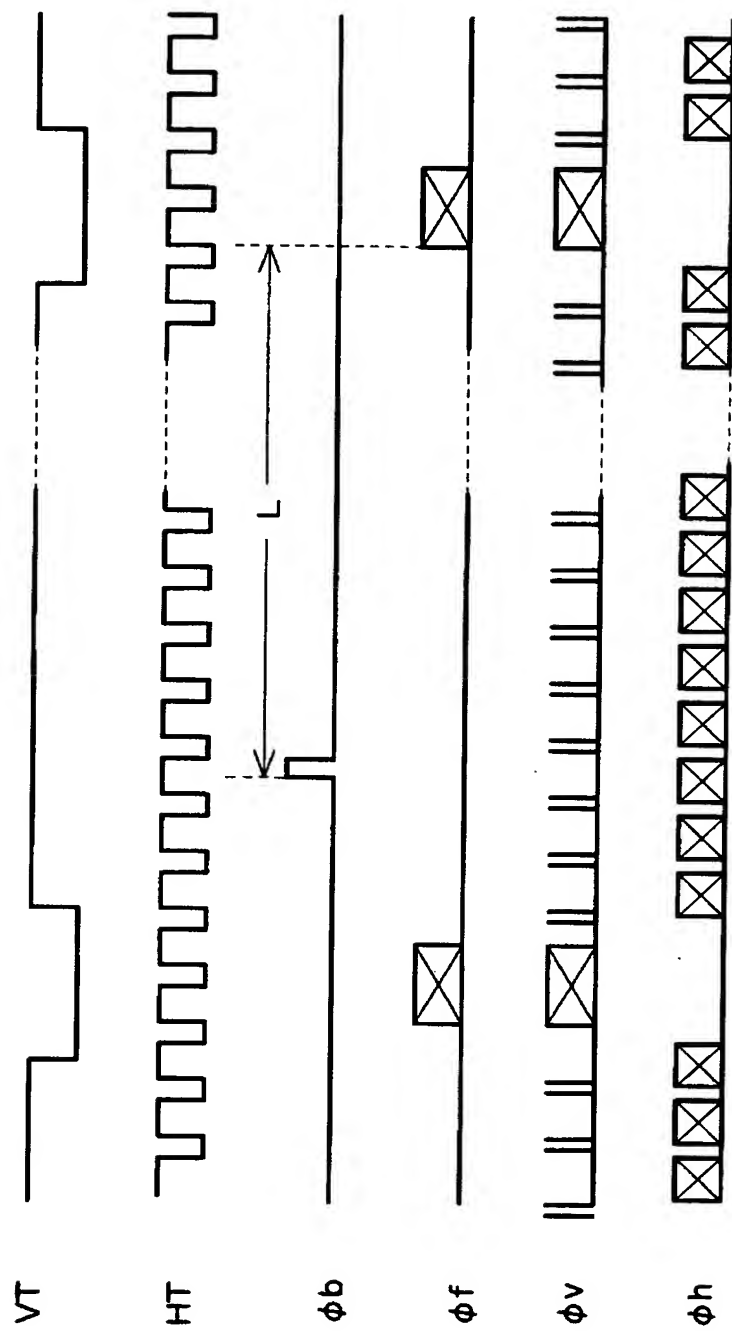
1 1 固体撮像素子、1 2 CCDドライバ、1 3 分周回路、1 4 タイミング制御回路、1 5 アナログ信号処理回路、1 5 a サンプルホールド回路、1 7 デジタル信号処理回路、1 8 輝度データ生成回路、1 9 色分離回路。

【書類名】 図面

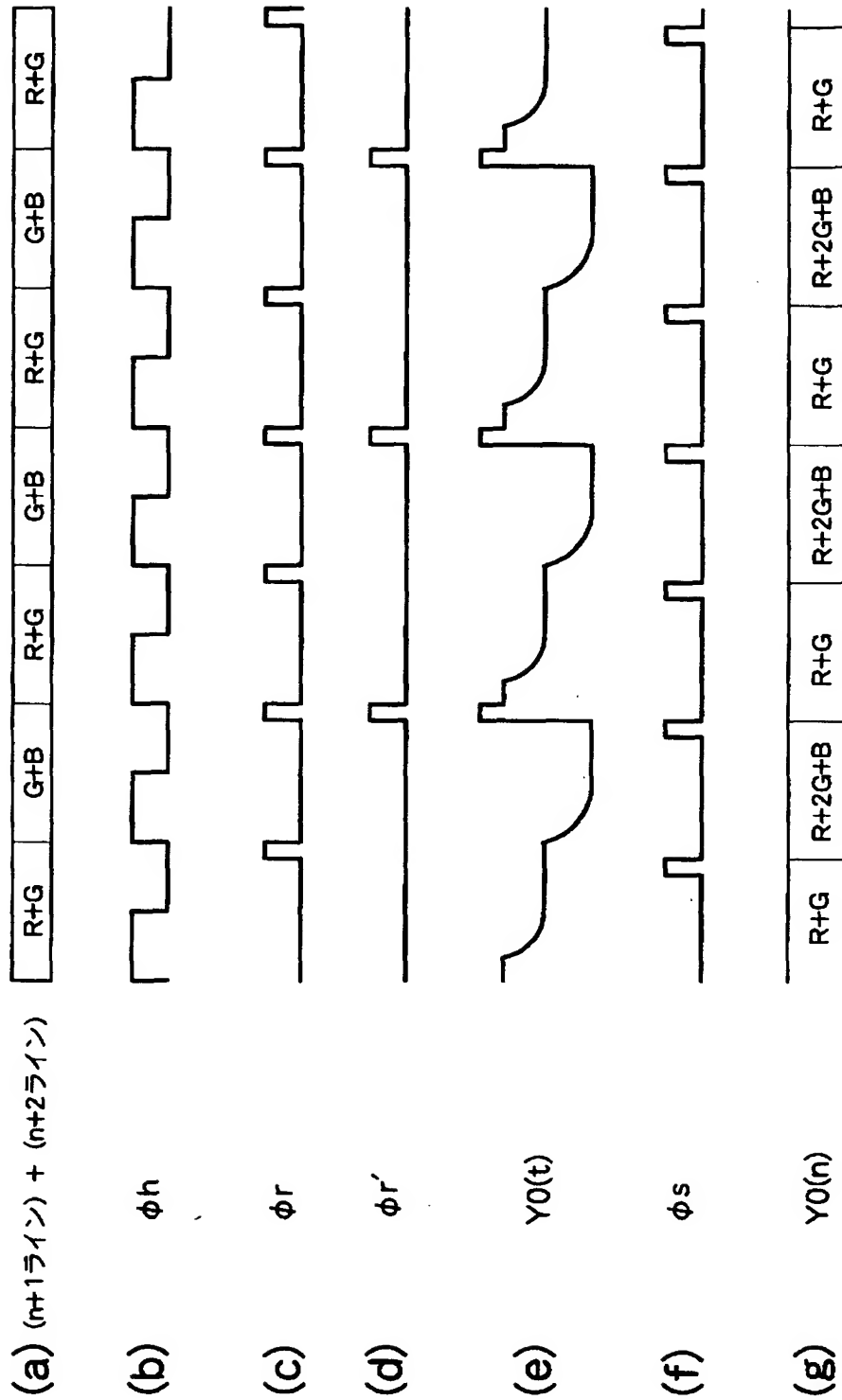
【図 1】



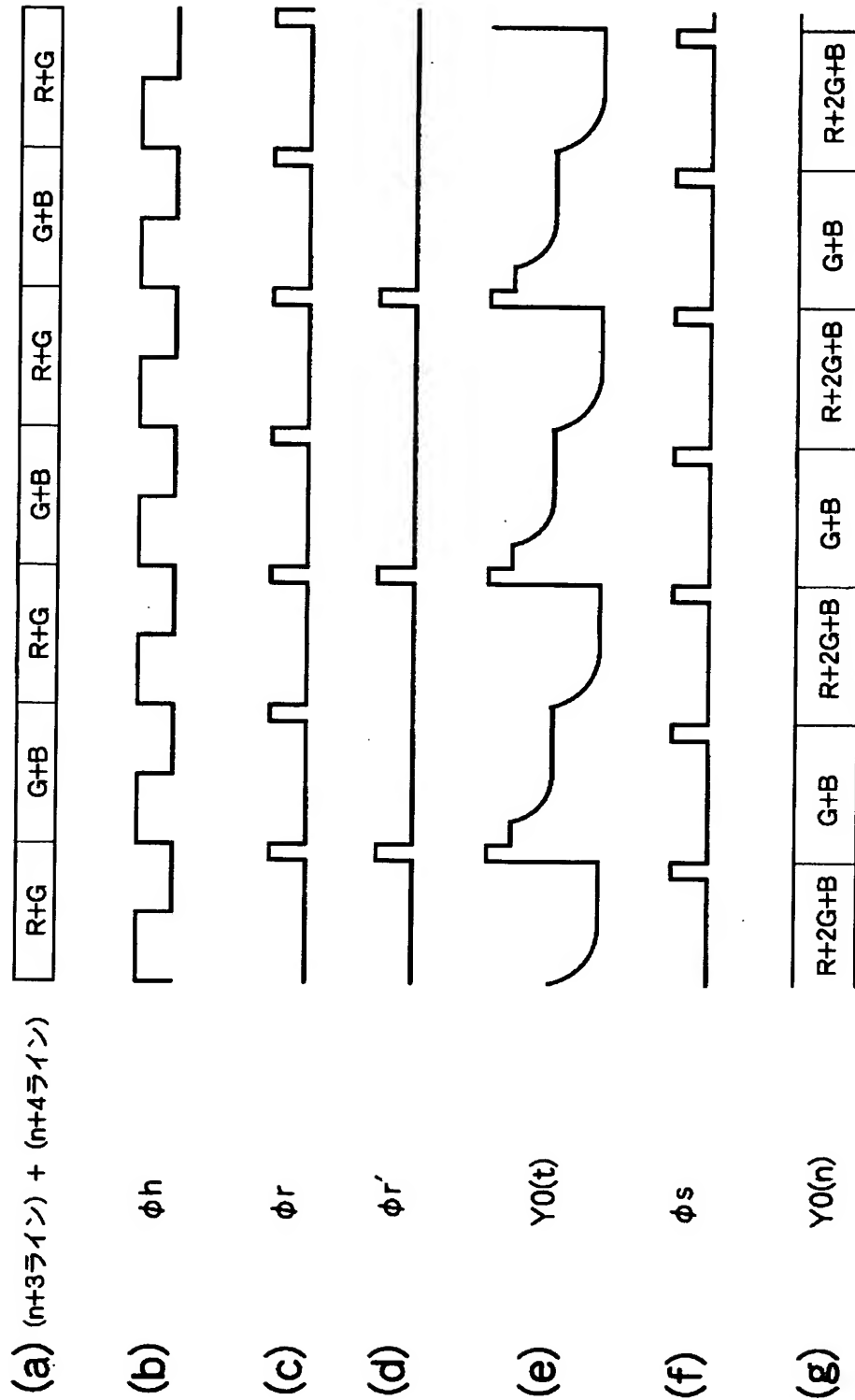
【図 2】



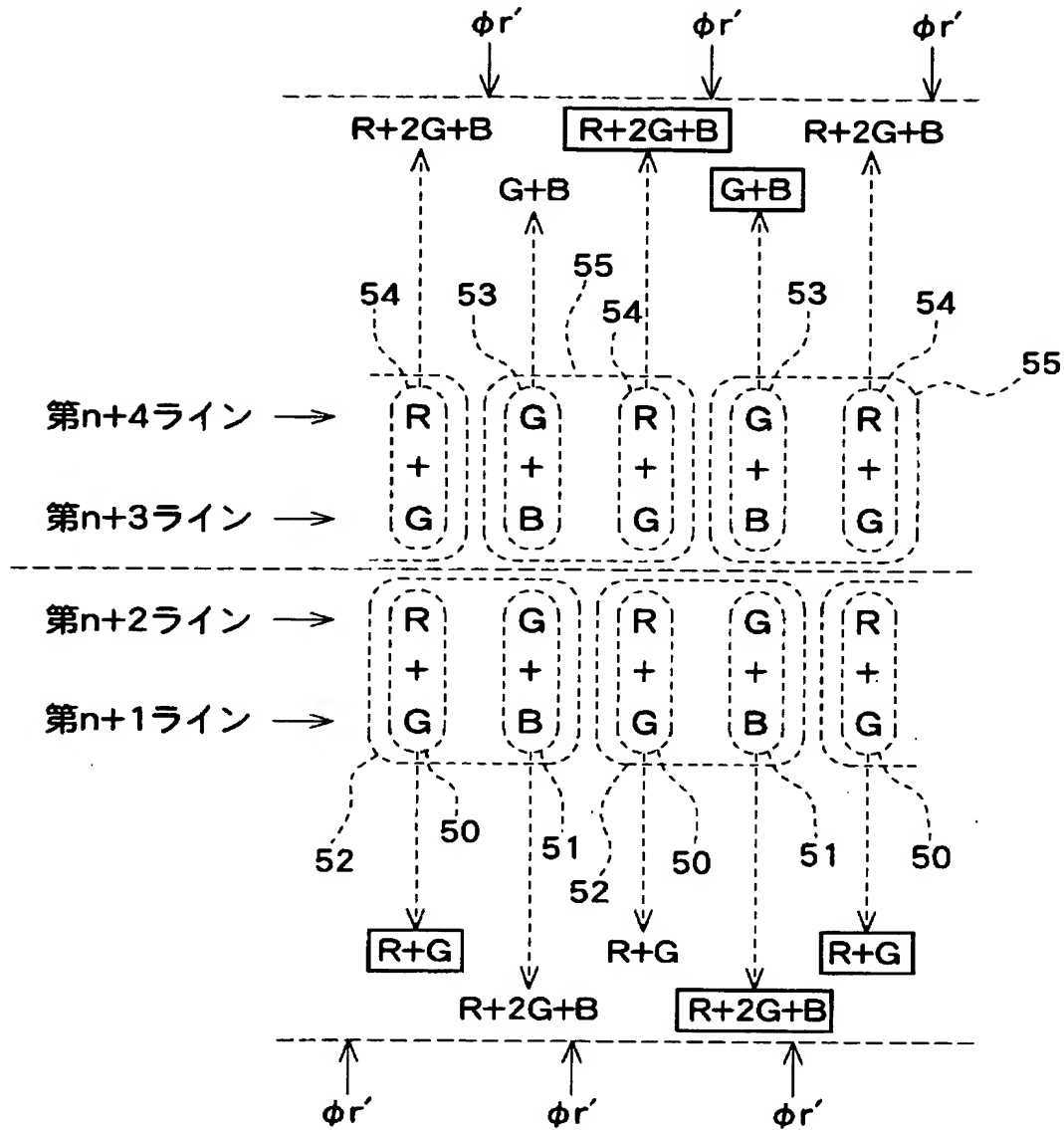
【図 3】



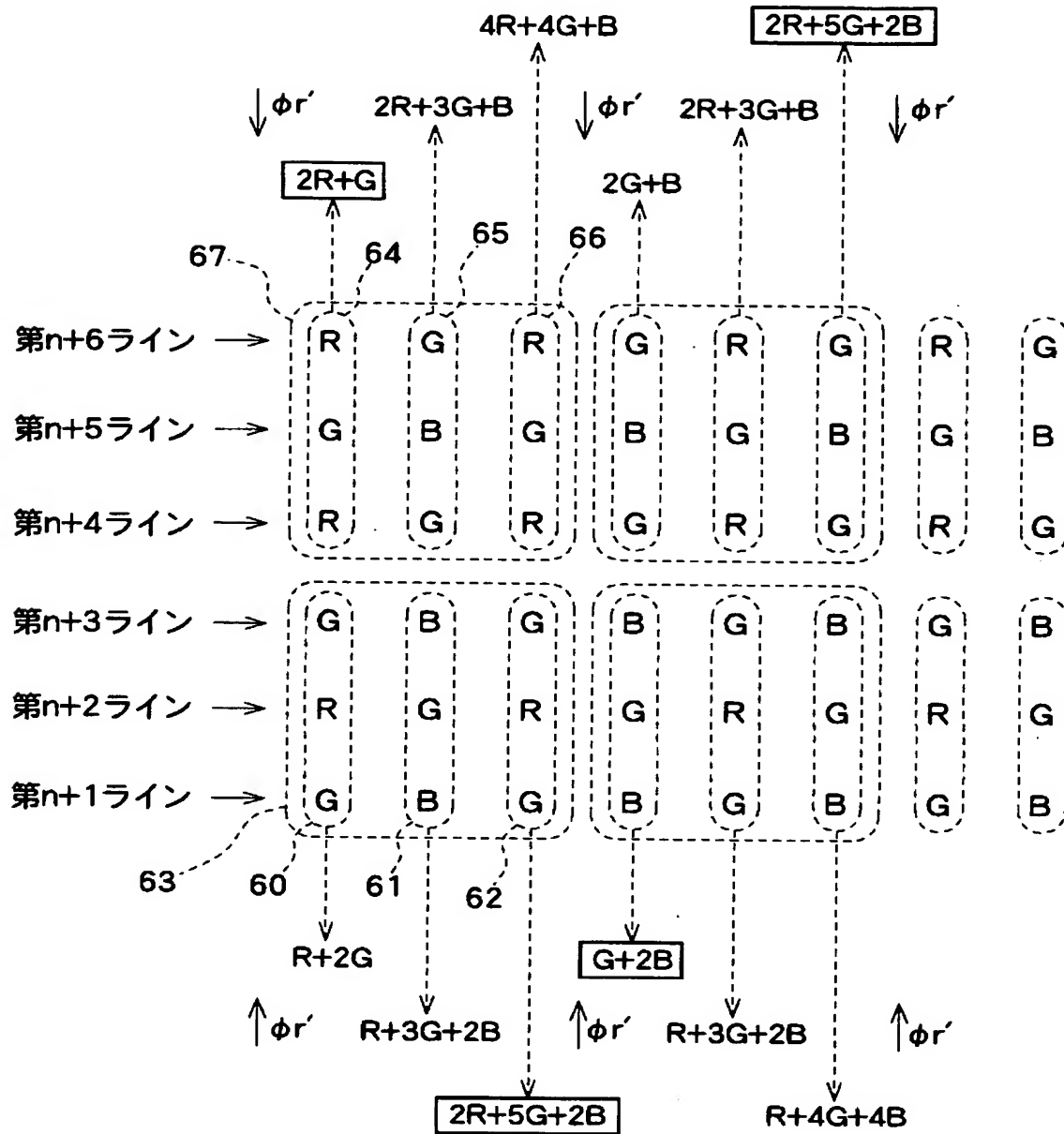
【図 4】



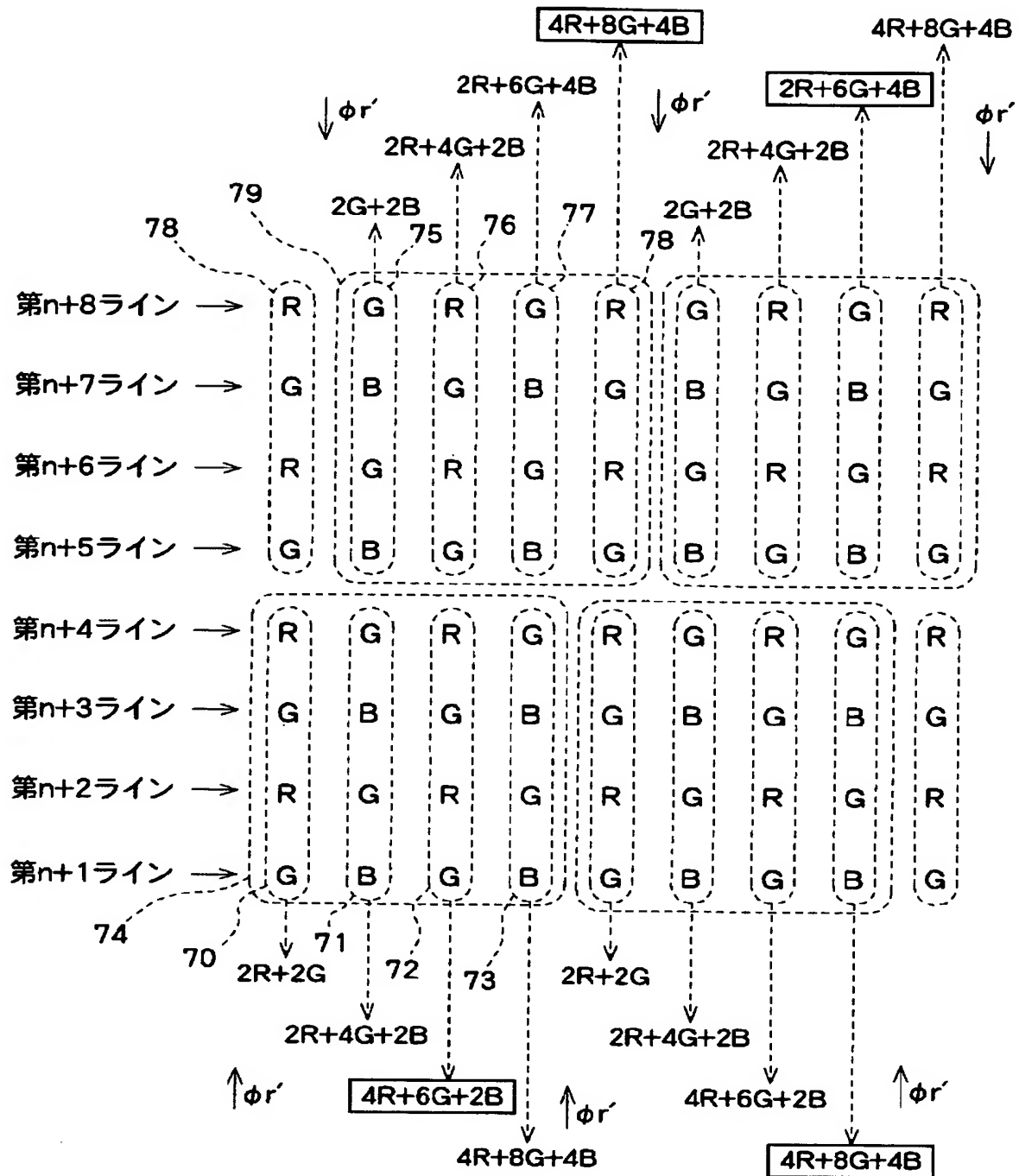
【図 5】



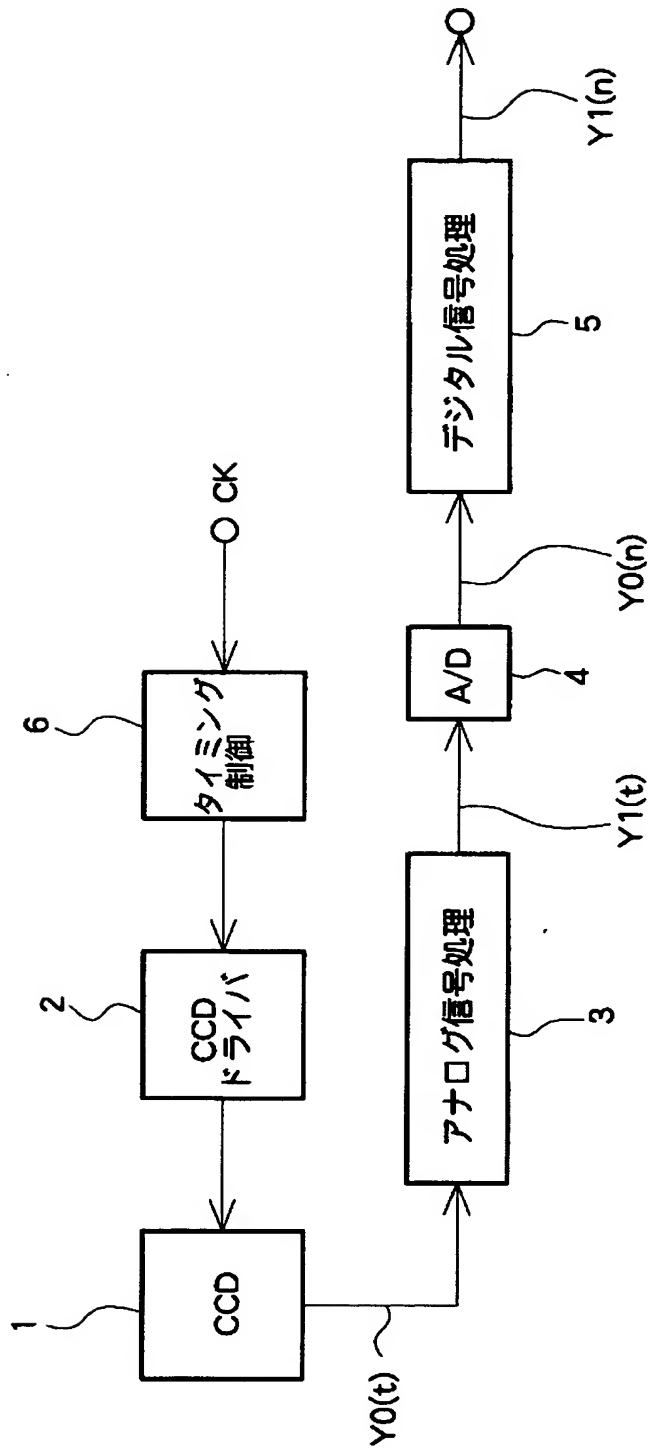
【図 6】



【図 7】



【図 8】



【図 9】

第 $2k+4$ ライン	-----	R	G	R	G	R	G
第 $2k+3$ ライン	-----	G	B	G	B	G	B
第 $2k+2$ ライン	-----	R	G	R	G	R	G
第 $2k+1$ ライン	-----	G	B	G	B	G	B

【書類名】 要約書

【要約】

【課題】 モザイク型のカラーフィルタを用いたカラー撮像装置において、コストの増大を防止しつつ、感度の向上を図る。

【解決手段】 蓄積部 1 1 v のライン転送を 2 回連続して行い、水平転送部 1 1 h 上に 2 ラインが合成された合成行を生成する。合成行には、R 成分及び G 成分の和 $\langle R+G \rangle$ と G 成分及び B 成分の和 $\langle G+B \rangle$ とが交互に並ぶ。出力部 1 1 d の分周リセットクロック ϕ_r' を水平転送クロック ϕ_h の 2 周期に 1 回とする。また、 ϕ_r' は合成行の奇数行と偶数行とで ϕ_h の 1 周期分、位相がずらされる。これにより、奇数行では、 $\langle R+G \rangle$ に対応したデータ D (R+G) と $\langle R+G \rangle$ 及び $\langle G+B \rangle$ の和に対応したデータ D (R+2G+B) とが交互に得られ、偶数行では、 $\langle G+B \rangle$ に対応したデータ D (G+B) と D (R+2G+B) とが交互に得られる。4 画素が合成された D (R+2G+B) を輝度信号として感度が向上される。また D (R+G)、D (G+B) から色信号が得られる。

【選択図】 図 1

特願 2003-271584

出願人履歴情報

識別番号

[000001889]

1. 変更年月日 1990年 8月24日
[変更理由] 新規登録
住 所 大阪府守口市京阪本通2丁目18番地
氏 名 三洋電機株式会社
2. 変更年月日 1993年10月20日
[変更理由] 住所変更
住 所 大阪府守口市京阪本通2丁目5番5号
氏 名 三洋電機株式会社